

**UNIVERSITATEA HYPERION din BUCURESTI**

**FACULTATEA de ȘTIINȚE EXACTE ȘI INGINEREȘTI**

**Specializarea: AUTOMATICĂȘI INFORMATICĂAPLICATĂ**

# **PROIECT DE DIPLOMĂ**

**COORDONATOR STIINȚIFIC:**

**Conf. Univ.Dr.Ing. EUGENIE POSDĂRĂSCU**

**ABSOLVENT:**

**LAURA (RIZEA) POPESCU**

**BUCUREȘTI – (anul)**

**UNIVERSITATEA HYPERION din BUCURESTI**

**FACULTATEA de ȘTIINȚE EXACTE ȘI INGINEREȘTI**

**Specializarea: AUTOMATICĂ ȘI INFORMATICĂ APLICATĂ**

# **IMPLEMENTAREA ÎN FPA A UNUI NEUROSTIMULATOR**

**COORDONATOR ȘTIINȚIFIC:**

**Conf. Univ.Dr.Ing. EUGENIE POSDĂRĂSCU**

**ABSOLVENT:**

**LAURA (RIZEA) POPESCU**

**BUCUREȘTI – (anul)**

# TEMA PROIECTULUI

Să se realizeze un dispozitiv care să fie capabil să genereze o formă de undă identică cu cea din figura 1 și având următoarele specificații:

- Să fie capabil să genereze acea formă de undă ori de câte ori este necesar;
- Curentul stimulului să fie constant (între 10 mA și 100 mA – reglabil software);
- La ieșirile dispozitivului să poată să fie conectați senzori (electrozi) medicali folosiți la electrostimulatoare;
- Excitația să poată fi de tip monopolară (electrod comun și mai mulți electrozi activi) sau bipolară (perechi de câte doi electrozi pentru fiecare mușchi) la ieșirea dispozitivului;
- Impedanță de ieșire mare (până în 5 k $\Omega$  ) și introducerea la ieșire a unui defazaj de  $10^0 \div 30^0$  între  $I$  și  $U$ ;
- Costul de producție al dispozitivului să se încadreze în suma de 200 – 300 Euro.

# CUPRINS

INTRODUCERE	5
1.STIMULAREA ELECTRICĂ FUNCȚIONALĂ	7
1.1. Introducere	9
1.2. Caracteristicile stimulului electric	10
2. LIMBAJUL VERILOG	P.
2.1. Istoric	P.
2.2. Descriere	P.
2.3. Structura unui Program.	P.
2.4. Niveluri de abstractizare Verilog	P.
2.5. Fluxuri de proiectare	P.
2.6. Convenții Lexicale.	P.
27. Tipuri de Date	P.
27.1. Tipuri de Date Fizice.	P.
27.2. Tipuri de Date Abstracte.	P.
28. Operatori	P.
28.1. Operatori Aritmetici binari.	P.
28.2. Operatori Relaționali.	P.
28.3. Operatori Logici	P.
28.4. Operatori la nivel de bit.	P.
28.5. Alți Operatori.	P.
28.6. Precedența operatorilor.	P.
29. Construcțiile de Control.	P.
29.1. Selecția – Instrucțiunile <i>if</i> și <i>case</i> .	P.
29.2. Repetiția – Instrucțiunile <i>for</i> , <i>while</i> și <i>repeat</i> .	P.
29.3. Alte Instrucțiuni	P.
210. Construcții procedurale	P.
211. Task-uri și Funcții	P.
212. Controlul Sincronizării/Timing-ului.	P.
212.1. Controlul Întârzierii (#)	P.
212.2. Evenimente.	P.
212.3. Instrucțiunea <i>wait</i> .	P.
212.4. Instrucțiunile <i>fork</i> și <i>join</i> .	P.
213. Concluzii	P.
3. FPA – FIELD PROGRAMMABLE GATE ARRAY	P.
3.1. Prezentare și concepte	P.
3.2. Structura ariilor de porți programabile	P.

321. Blocurile logice	_____	P.
322. Dimensiunea Blocurilor Logice Combinaționale (BLC) și performanța.	_____	P.
3.3. FPA – Organizare funcțională	_____	P.
<b>4. SIMULAREA SISTEMELOR DINAMICE CU AJUTORUL UNELTEI <i>SIMULINK</i></b>		
4.1. Introducere în MATLAB	_____	P.
411. Caracteristici principale ale mediului MATLABP.	_____	P.
412. MATLAB utilizat în calcule numerice	_____	P.
413. Tehnici de vizualizare folosind MATLAB	_____	P.
414. Toolboxurile MATLAB	_____	P.
4.2. SIMULINK extensie a mediului MATLAB	_____	P.
421. Ghid de utilizare SIMULINK	_____	P.
422. Cerințe de sistem	_____	P.
4.3. Mediul de simulare MATLAB/SIMULINK	_____	P.
<b>5. IMPLEMENTAREA HARDWARE</b>	_____	P.
5.1. Implementarea algoritmilor și a fluxurilor hardware – metode		
511. RTL, <i>MATLAB</i> și <i>SIMULINK</i>	_____	P.
512. Probleme cu tehnicile convenționale	_____	P.
513. <i>MATLAB/SIMULINK</i> către RTL (translație manuală)	_____	P.
514. MATLAB către RTL (Traducere Autointeractivă)	_____	P.
515. C/C++ către RTL sau NETLIST	_____	P.
516. Instanțieri IP și NETLIST-ing	_____	P.
5.2. Realizarea modelului <i>Simulink</i> a formei de undă	_____	P.
5.3. Implementarea în FPA a neurostimulatorului	_____	P.
5.3. Implementarea în FPA a unui modul Integrator	_____	P.
<b>6. REZULTATE ȘI CONCLUZII</b>	_____	P.
6.1. Rezultate obținute	_____	P.
6.2. Concluzii finale	_____	P.
<b>7. BIBLIOGRAFIE</b>	_____	P.
<b>ANEXA 1. STRUCTURA INTERNĂ A PLĂCII DE DEZVOLTARE.</b>		
<b>ANEXA 2. PREZENTAREA MEDIULUI DE PROGRAMARE ȘI TESTARE <i>XILINX</i> (WebPACKISE 9.x)</b>	_____	P.
A.2.1. Introducere	_____	P.
A.2.2. Proiectarea, sinteza și implementarea unui circuit utilizând ISE 6.2	_____	P.
A.2.3. Fluxul proiectării cu circuite FPA	_____	P.