

Capitolul 10. Structuri de circuite integrate

Circuitele integrate sunt realizate în tehnologie planară și pot fi formate dintr-o singură structură semiconductoră: (monolitică), sau din mai multe structuri (fragmentate). Din punct de vedere al funcției de transfer pe care o realizează, circuitele integrate sunt liniare, sau analogice și numerice, sau logice. Tehnologiile de fabricare a circuitelor integrate, s-au dezvoltat în multiple variante, dintre care vor fi prezentate doar câteva variante ilustrative, chiar dacă nu sunt cele mai evoluat [Căt, Gra], care evidențiază modalitățile de realizare a elementelor de circuit, concomitent cu realizarea dispozitivelor semiconductoră.

10.1. Circuite integrate bipolare

10.1.1. Procesul standard cu strat îngropat

Prin tehnologia de fabricație a circuitelor integrate, se urmărește obținerea unor performanțe superioare ale tranzistoarelor de tip npn, care reprezintă cea mai complexă și frecvent întâlnită componentă de circuit și presupune realizarea pe un substrat de tip „n”, a unei difuzii localizate de tip „n⁺”, urmată de creșterea unui strat epitaxial de tip „n” peste substrat. Stratul îngropat „n⁺” reduce rezistența serie din colector a tranzistorului. Componentele circuitului integrat sunt izolate între ele prin „zidurile de izolare”. În figura 10.1, este reprezentată structura unui tranzistor npn realizat prin difuzie în stratul epitaxial crescut peste stratul îngropat în substrat.

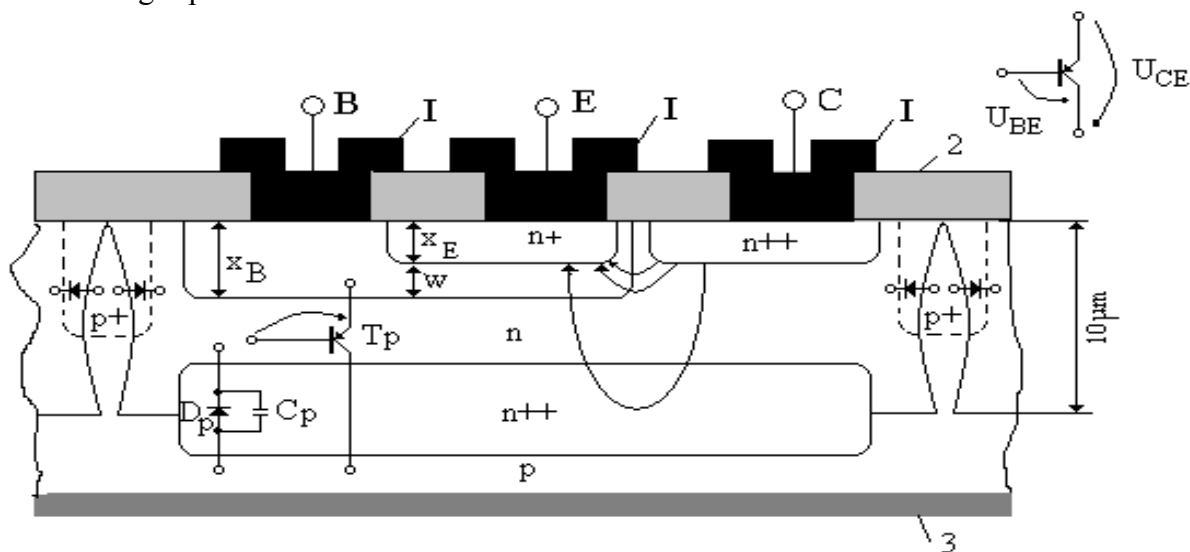


Fig. 10.1 Structura de tranzistor difuzat, care face parte dintr-un circuit integrat. 1 - metalizari; 2 - bioxid de siliciu; 3 - substrat metalizat

Tranzistorul este de tip lateral sau orizontal, întrucât componenta principală a curentului de emitor, este paralelă cu suprafața plachetei semiconductoră. Numai la tranzistorul cu structură verticală, la care colectorul este substratul metalizat, injecția verticală a curentului de emitor, este colectată de colector. Tranzistorul parazit T_p , are jonctiune bază-emitor polarizată invers la funcționarea normală a tranzistorului, iar curentul prin dioda parazită D_p , este redus. Prin difuzia de tip p^+ efectuată în zidurile de izolare, se realizează pe insula de izolare pe care este format tranzistorul, două diode conectate în opoziție, care realizează o izolație suplimentară între insule. Regiunea emitorului

este mai puternic dopată decât regiunea bazei: $n^{++} = 10^{21} \text{ cm}^{-3}$; $p^+ = 10^{19} \text{ cm}^{-3}$, iar insula situată deasupra stratului îngropat, este mai slab dopată: $n = 10^{16} \text{ cm}^{-3}$. Performanțele la frecvențe ridicate cresc cu micșorarea grosimii w , a bazei și a capacității parazite C_p .

10.1.2. Elemente de circuit realizate in tehnologia circuitelor integrate bipolare

Prin tehnologia planară a circuitelor integrate bipolare se mai pot realiza tranzistoare bipolare de tip pnp, tranzistoare unipolare-cu grilă joncțiune, diode sau diode Zener, rezistoare sau condensatoare.

Tranzistoarele bipolare de tip pnp au performanțe mai reduse decât cele de tip npn datorită mobilității mai reduse a golurilor față de electroni. Canalul tranzistoarelor unipolare cu grilă – joncțiune, se realizează in timpul difuziei bazei sau colectorului, canalul fiind de tip “p” (fig. 10.2a), respectiv “n”.

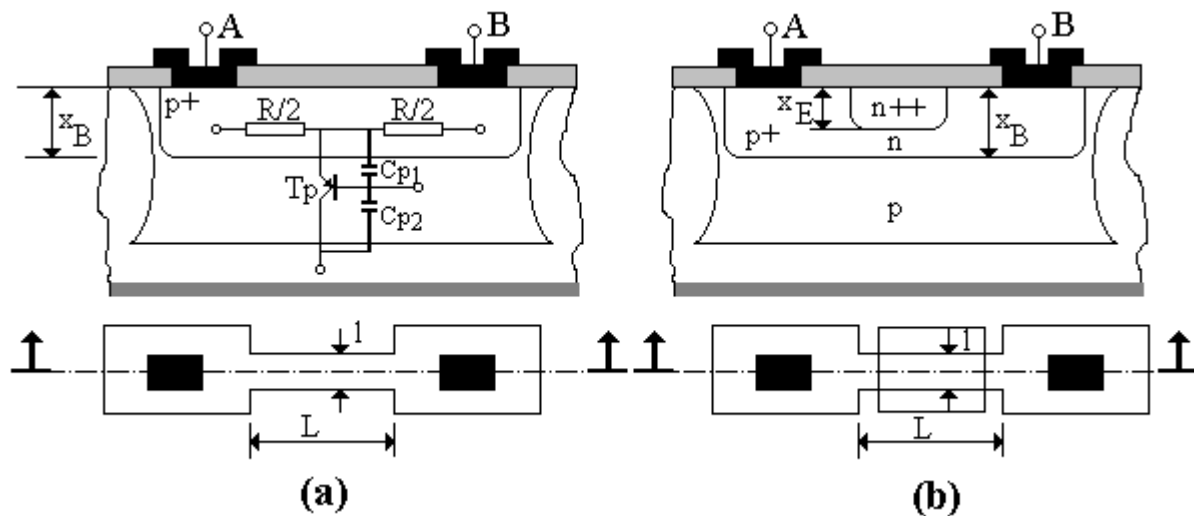


Fig. 10.2 Structura de tranzistor unipolar (a) și diode (b) sau diode Zener compensate termic, formate cu tranzistoare bipolare.

Diodele sunt realizate prin conectarea bazei la emitorul unui tranzistor bipolar npn (fig.10.2b). Tensiunea de străpungere la polarizare inversă a joncțiunii bază-emitor, este de aproximativ 7V. Coeficientul pozitiv de variație cu temperatura al tensiunii pe dioda Zener, poate fi compensat prin conectarea in serie a unei diode cu coeficient negativ de variație al tensiunii cu temperatura (fig. 10.2c). Datorită valorii ridicate a tensiunii de zgomot, diodele Zener se evită in circuitele integrate cu zgomot redus. Rezistoarele sunt realizate fie prin difuzia bazei – pentru valori ridicate ale rezistenței – baza fiind slab dopată, fie prin difuzia de emitor care este puternic dopat, pentru obținerea unor valori reduse ale rezistenței serie. In fig. 10.3 sunt reprezentate rezistoarele difuzate (a) si de tip “baza strangulată”(b).

Întrucât tranzistorul parazit are baza flotantă, prin tranzistor circula doar un curent rezidual. Capacitățile parazite ale joncțiunilor intervin doar la frecvențe ridicate. Rezistorul de tip “baza strangulată”, are structura identica cu cea a tranzistorului unipolar și în consecință, valoarea rezistenței nu este constantă, întrucât caracteristica tensiune – curent este neliniara si depinde pronunțat de temperatură.

Rezistența pe patrat R_{\square} , este mai ridicată decât la rezistoarele difuzate, pentru că grosimea stratului rezistiv, este: $X_B - X_E < X_B$ (vezi anexa), iar valoarea rezistenței: $R = \frac{LR}{l}$, este crescută. Rezistoarele de volum, sunt rezistoare difuzate, care sunt realizate în întreg volumul stratului epitaxial din interiorul unei insule de izolare. Valoarea rezistenței nu depinde de tensiunea aplicată, iar tensiunile de străpungere sunt ridicate.

Prin introducerea unor etape suplimentare în procesul tehnologic, se pot realiza rezistoare peliculare – cu proprietăți net superioare rezistoarelor difuzate. Se utilizează pelicule din NiCr, SnO₂ sau Ta, cu grosimi submicrometrice, depuse pe stratul izolator de bioxid de siliciu.

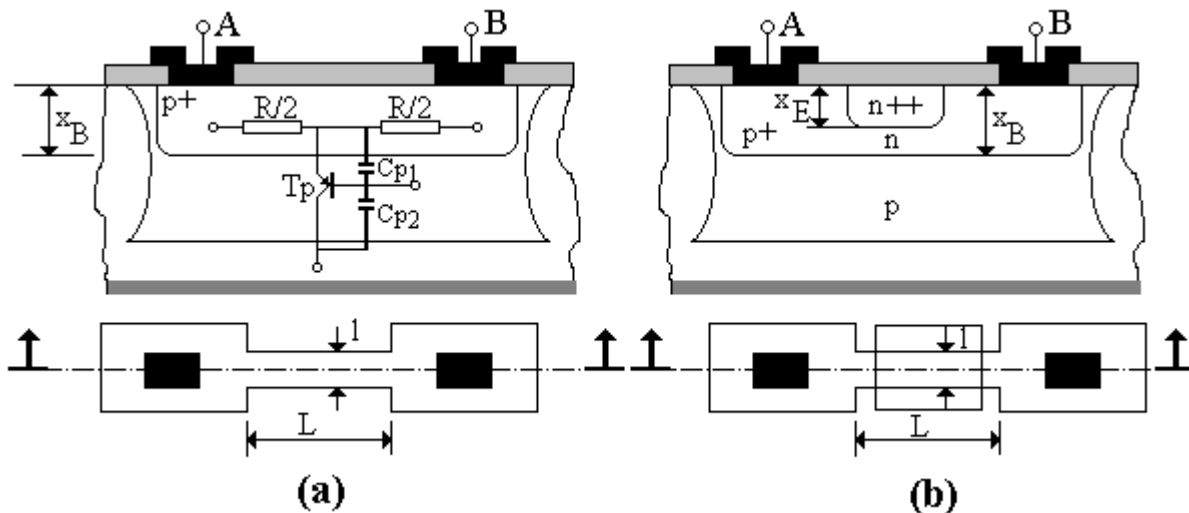


Fig. 10.3 Structura de rezistoare semiconductoare realizate pentru difuzia bazei (a) sau prin difuzia bazei și emitorului (b) .

Condensatoarele – cu valori relativ reduse ale capacității, utilizează bioxidul de siliciu ca dielectric. Structura unui astfel de condensator, este reprezentată în fig. 10.4. Grosimea controlată “g” a bioxidului de siliciu nu poate fi redusă sub valoarea de $0,15\mu\text{m}$ datorită apariției porilor, iar valoarea capacității C depinde de suprafața armaturii A.

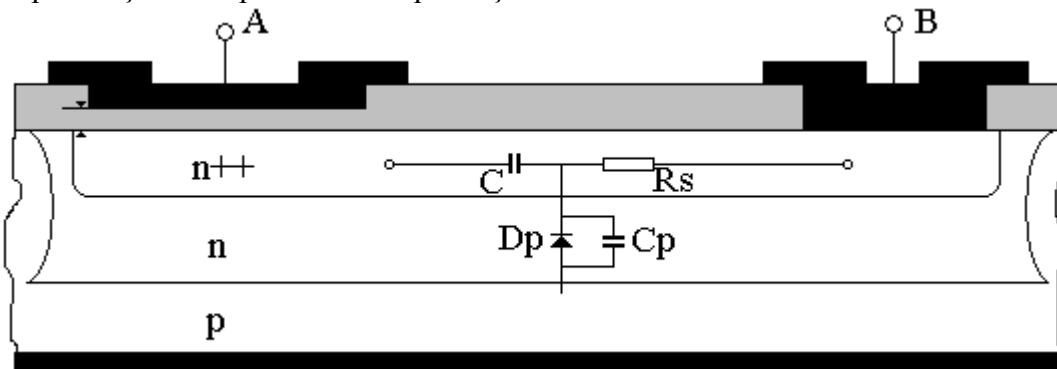


Fig. 10.4 Structura de condensator realizat în tehnologia circuitelor integrate bipolare.

Pentru micșorarea rezistenței serie R_s , stratul în contact cu armatura B se dopează puternic. Dacă armatura B este încărcată cu sarcină pozitivă față de substrat, capacitatea parazită C_p , este capacitatea de bariera a diodei parazite D_p .

Pentru realizarea stratului izolator cu grosimea “g”, este necesar ca în procesul tehnologic sa fie introduse etape suplimentare, care sunt caracteristice realizării dispozitivelor semiconductoare de tip MOS.

10.2 Circuite integrate MOS

Tranzistoarele de tip MOS se caracterizează prin valori ridicate ale impedanțelor de intrare și puteri consumate relativ reduse. Funcționarea tranzistoarelor de tip MOS, este principial diferită de cea a tranzistoarelor bipolare, iar tehnologia planară de realizare a tranzistoarelor MOS, nu este compatibilă cu tehnologia tranzistoarelor bipolare.

10.2.1 Procesul standard p – MOS

Procesul de fabricație a tranzistoarelor de tip MOS cu canal p, are fața de procesul n-MOS, avantajul că proprietățile de suprafață ale siliciului de tip “n”, sunt mai stabile decât cele ale siliciului de tip “p”. Astfel, tensiunea de prag are toleranțe reduse și este reproductibilă. Planul cristalografic utilizat pentru realizarea tranzistoarelor de suprafața MOS, este planul [111], cu grad maxim de compactitate, sau [100].

În fig. 10.5. sunt reprezentate etapele tehnologice de realizare a unui tranzistor MOS cu canal “p”. În etapa I, se depune prin oxidare un strat uniform de bioxid de siliciu pe suprafața plachetei semiconductoare, tăiată după un plan cristalografic precizat. Printr-un procedeu litografic, similar celui utilizat pentru localizarea zonelor difuzate, se deschid ferestre în stratul de bioxid de siliciu, pentru difuzia borului la o temperatură cuprinsă între 1000°C și 1100°C. În etapa a II-a se difuzează bor prin ferestre și se realizează regiunile de sursă și drenă de tip “p”. În etapa a III-a se acoperă structura cu un strat uniform din bioxid de siliciu, care se îndepartează în etapa a IV-a, în regiunea grilei, deschizându-se o fereastră pentru grilă sau poartă. În etapa a V-a se efectuează depunerea unei pelicule din bioxid de siliciu, cu grosimea “g”- strict controlată, peste întreaga structură.

Printr-un procedeu litografic, în etapa a VI-a se deschid ferestre de contact în regiunea sursei și drenei.

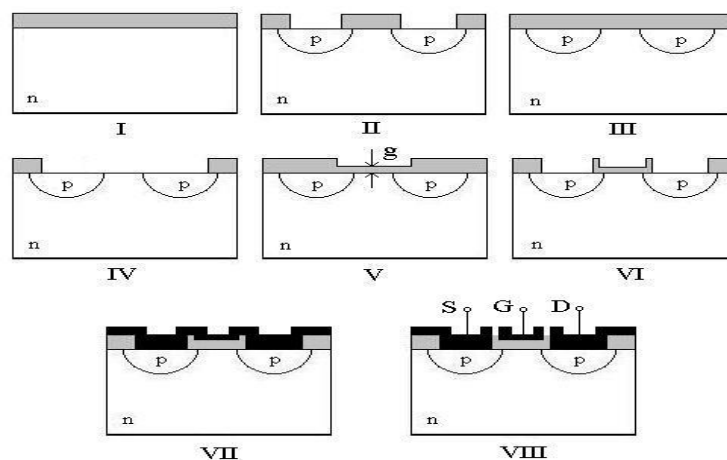


Fig. 10.5 Etapele de realizare ale unui transistor cu grilă izolată și canal “p” indus.

În etapa a VII-a se depune o peliculă de aluminiu, prin evaporare în vid, peste întreaga structură, iar în etapa a VIII-a, pelicula metalică continuă este întreruptă, delimitându-se metalizările corespunzătoare fiecărui electrod în parte.

Circuitele integrate p-MOS cu poarta din aluminiu, au puteri disipate relativ ridicate și funcționează la frecvențe mai scăzute decât cele la care electrodul porții este realizat din siliciu policristalin.

10.2.2 Circuite integrate n – MOS și c – MOS

Datorită mobilității mari a electronilor, frecvența de funcționare a circuitelor n – MOS este de câteva ori mai ridicată decât a circuitelor p – MOS. Spre deosebire de circuitele integrate p – MOS, circuitele n – MOS sunt compatibile cu circuitele integrate logice TTL, tensiunea de alimentare fiind de 5V, identică cu cea a circuitelor logice. Puterea disipată este mult mai redusă comparativ cu circuitele p – MOS de aceeași complexitate.

Circuitele integrate c – MOS sunt alcătuite cu tranzistoare MOS cu canal n și cu canal p. Pentru realizarea tranzistoarelor n – MOS se introduc etape tehnologice suplimentare în procesul standard p – MOS. Circuitele integrate c – MOS pot fi realizate pe un suport izolant din safir, pe care se depune epitaxial o peliculă din siliciu, care se dopează selectiv în toată grosimea stratului epitaxial. Stratul izolator al grilei, se realizează ca și în procesul standard p – MOS, iar tranzistoarele cu efect de câmp se pot realiza cu canal n sau p, indus sau inițial.

10.3. Anexa - Rezistența de pătrat

Rezistența de pătrat **R** reprezintă rezistența unui strat cu grosimea "g" de formă pătrată și se măsoară în ohm/p.(fig.A.9.). Rezistența pe pătrat se poate exprima în funcție de rezistivitatea materialului. Pentru un semiconductor de tip n, rezistența pe pătrat are expresia:

$$R = \frac{1}{e\mu_n N_D g} = \frac{1}{e\mu_n n g} = \frac{1}{\sigma_n g} = \frac{\rho_n}{g}$$

unde: e și μ_n sunt sarcina și mobilitatea electronului, $N_D=n$ este concentrația atomilor donori sau electronilor. Rezistența stratului are forma:

$$R = \frac{L}{I} R$$

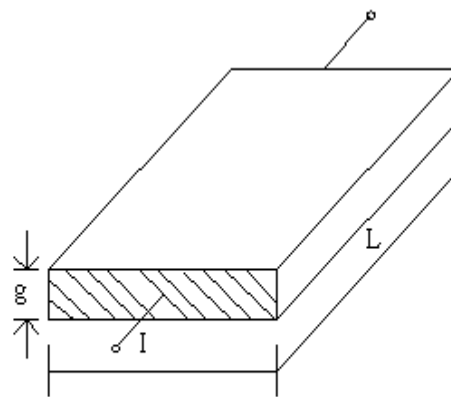


Fig.A.9. Strat semiconductor de tip "n" pentru exemplificarea modului de calcul al rezistenței utilizând rezistența pe pătrat